

高压下的最低ESR - 钽复合电极电容器

作者: I. Horacek, L. Marek, J. Tomasko, T. Zednicek, S. Zednicek

AVX 捷克有限公司, 德沃夏克路 328, 56301 兰施克隆, 捷克共和国

节选

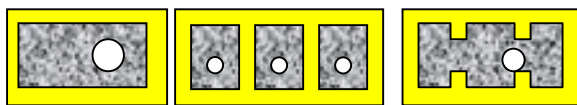
电源供应和网络应用要求更高电压范围的钽电容器, 而ESR水平越小越好。本文介绍一种基于复合电极设计的新技术, 可将 25V 和 35V元件的ESR降低到目前的低水平。为更新技术水平, 必须对电极的设计, 烧结工艺, 电成型和锰处理都必须作出相应的改进。另外采用了特殊的电成型工艺以提高高压下的击穿电阻。

介绍

钽电容器技术具有许多优点, 非常适合使用于DC/DC 继电器, 电源供应的过滤和其它应用方面。最重要的特点如下:

- ESR 低且稳定
- 高频下的高电容量保持能力
- 低故障率
- 电压范围广
- 抗浪涌耐受好
- 环境耐受好 (湿度/温度)
- 低成本

对以上特点影响最大的参数是电极的形状。钽电容器电极的表面积, 特别表面积与体积之比决定其ESR值, 表面积越大, ESR越低。



a] 单电极 b] 复合电极 c] 筒型电极

图1. 电解设计截面图

因为成品和效率的原因, 电容器标准设计一般都采用单电极(图1a)。复合(多)电极(图1b)提供最低的 ESR。筒型电极设计(图1c)是单电极和复合电极之间的折衷设计: 既要考虑到低 ESR要求; 又要考虑到 生产成本。进一步细节详见参考资料 [1], [2], [3] 。

带传统的 MnO_2 第二电极系统的复合电极设计与新出现的聚合物复合电极电容器相比具有几点优势, 如“真正”无铅回流能力, 在湿载下的良好的稳定性, 和电容器的高电压潜力。特别是在高电压领域, 如 25 至 50V 多电极钽设计, 可以提供最低的工业ESR和帮助电子设计师开发小型高效的电源供应系列产品。然而有一些技术局限使这些元件的准备具有难度。本文介绍的技术使AVX公司能够使25V-35V电容器达到最低的ESR水平, 并具有开发50V钽SMD复合电极电容器的潜力。

高电压复合电极电容器

开发成果推出了新型品类的低 ESR 高电压钽电容器。E 壳体 33uF 35 V 复合电极电容器 频率特点- 见图 2. 在 100 kHz 的 ESR 值约为 40mOhms. 但取得方式不是直接的。

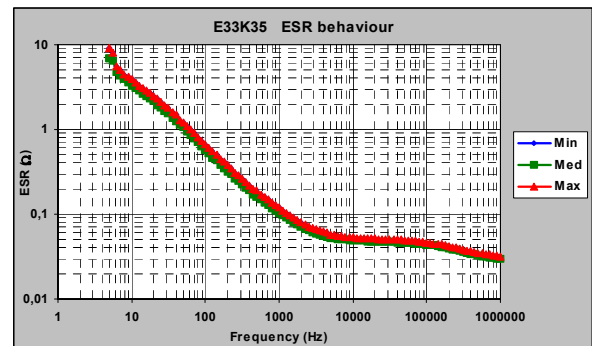


图 2. ESR vs 频率, E 33uF/35V 复合电极钽电容器

压制 & 烧结

需要将电极芯体在极高的烧结温度下进行烧结, 以制成有具有足够强度的内粒连颈的高压部件。如连颈的厚度不够, 则在介质层形成时会断裂或变得太薄而影响部件的稳定性。

然而这样的高温连颈形成伴随着钽芯体的大规模收缩。当电极芯体的结构不均匀或不统一时, 会产生收缩, 然后变形(见图 3)。这样的电极自然不适合用于电极的复合组装。



图 3. 烧结后不合格的电极形态

为解决这一问题，我们采用了一种特殊的钽粉粘合材料，使钽粉的混合得以优化。并采用侧压制方法以取得沿电极纵长的均匀压制效果。烧结工序也要进行改进，以减少非线性受损。最后电极生产质量获得改进，达到了随后复合组装要求(图 4)。



图 4. 烧结后电极芯体的合格形态

介质层的电成型

介质层电成型是钽电容器生产的最重要工序。钽五氧化物被电成型处理为非晶体水合玻璃。

然而，在烧结沉淀后，在钽表面上总会出现一些氧化产生的籽晶。介质水晶层的形成依赖于温度和时间。因此首次成型的热控制对于电极的长期稳定性至关重要。

由于电极在锰处理工序经过热冲击，其还要经过再次成型处理。因此电成型通常被高温焙烤所干扰。但除了机械性缓和和介质层破坏（由于 Ta 和 Ta₂O₅ 的不同的热胀率），在该工序中介质层还会发生脱水现象。这是一种严重情况，因其会造成氧空位状态从而会参与介质层电击穿。该空位

必须通过化学过程由氧施体进行中合。介质层越厚，该问题越严重。

在所有电容器的所有最终结构中，电极的外层表面和边棱是承受最多电冲击的区域。进入电极的所有电荷在表面发生分流。因此，当电击穿发生时，经常发生在表面。低额定的电压代码用来保护外层表面：即所谓的“壳结构”，即介质层厚度只在外表面明显地增加。

所以高额定电压代码如 E 33uF/35V（见图 5）的“壳结构”研制是另一重要步骤。当使用传统壳成型方法时，生成颜色（光在介质薄膜上的衍射结果）由于在电极壳成型时电压的下降而不均匀。然而外介质层与 125 - 130 V 成型电压相对应，例如与“非壳机构”104 V 成型相对比。这意味着表面介质层电场强度由 190 kV/mm 降到 150 kV/mm. 经过进一步的机械性及化学改进，取得外介质层颜色的均匀效果，并能够对应更高的电压（例如：140 V）而不降低电容量。介质层表面电场强度进一步降到约 135 kV/mm.



图 5. [绿色] - 非-壳成型电极 (104 V);
[红] - 传统壳成型电极 (125-130 V);
[蓝色] - 种壳成型电极 (140 V)

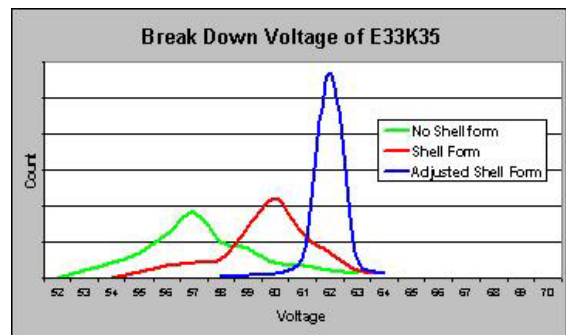


图 6. E33uF /35 V
钽复合电极电容器特种壳成型击穿电压分布

“壳层”方法所带来的表面电冲击减少效果在电容器击穿电压分布图上表现得非常明显（图 6）。由于“壳层”结构，击穿电压分布变窄而且提高到较高电压值。这意味着与传统成型方法相比，元件的稳定性提高了。

锰处理

高额定电压钽电容器的电极结构与用较细钽粉制成的电极结构不同。例如，结构的形状不同，内粒沟道较宽。因此硝酸锰的热解，象连锁反应一样，比我们观察到的细钽粉芯体的反应更快，也更剧烈。内连聚集物沟道作用犹如“烟囱”一样，将氮氧化物搜集并积聚到表面。氮氧化物散到表面并且形成二氧化锰，造成“喷孔”和“喷丘”。结果二氧化锰的外层经常不平或起层（图 7）。

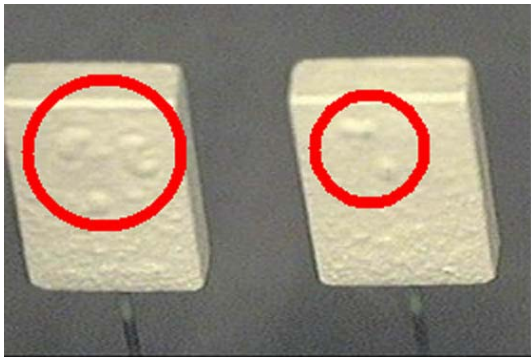


图 7. 锰层外表面不合格，由于电极将进行复合组装

这样的起层疵点不仅会影响到复合电极钽电容器的顺利组装，而且会影响到部件的最终性能。在喷孔区域，银扩散渗透的可能性会大大增加。

高额定电压的部件加工需要平整均匀的二氧化锰涂层（图 8）。改进处理措施包括硝酸锰的浓度和施用顺序，特别是硝酸锰热解时的条件。

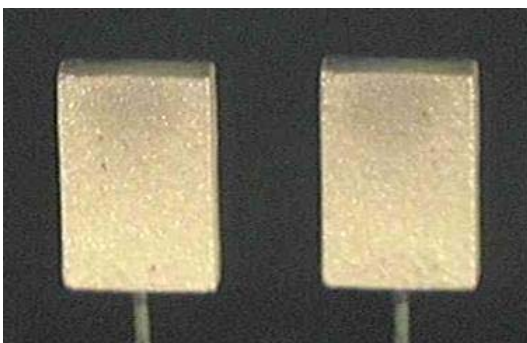


图 8. 锰处理后高额定电压电极的合格形态

镀银和石墨涂层

我们为筒型低 ESR 电容器专门开发了一种独特的系统，以保证低 ESR 和潮湿下的超稳定性，该系统也应用于复合电极的概念。E 33uF/35 V 复合电极钽电容器在潮湿条件下的高稳定性参考图 9。

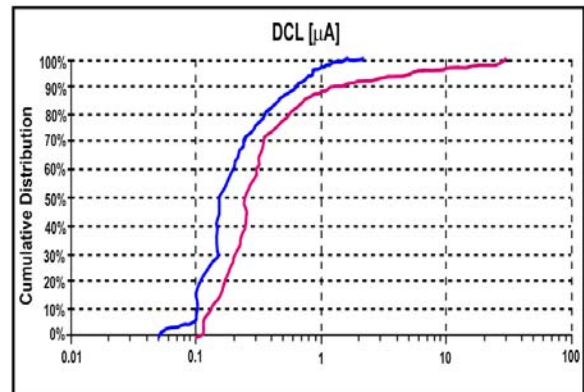


图 9. E33uF/35 V 钽复合电极电容器潮湿稳定性在（红）之前和（蓝）之后引进特种石墨-银层 [1000 个，85°C 后，85% RH，250 小时，20 秒测量饱和时间]

应用

以上介绍工艺已被应用于额定电压 25V-35V 的电容器，并具有在不远的将来将电压增至 20V 的潜力。主要的应用领域为电讯/基站，电源供应和汽车工业，这些行业需要小型化，高效的供应电源。25 至 35V 钽复合电极将提供最低工业 ESR，以支持 12-24V 的常用工作电压。E 68uF 5V 部件的 ESR 水平低至 55mOhm；E 33-47uF 35V 部件则为 65mOhm。

总结 & 结论

我们发展了传统钽复合电极技术以拓展产品系列的电压范围。相应的技术改进包括：

- 电极设计
- 压制 & 烧结
- 介质层成型
- 锰处理
- 镀银和石墨涂层

参考资料

1] I.Horacek at col. "Improved ESR on MnO₂ tantalum capacitors at wide voltage range" CARTS USA 2002, Proceeding "广电压范围钽电容器 MnO₂ 的 ESR 改进"

2] E.Reed, J.Marshall "18mOhms and Falling – New Ultra Low ESR Tantalum Chip Capacitors" CARTS USA 1999 New Orleans pp 133-141 "18mOhms 和故障-新超低 ESR 钽芯体电容器"

3] J.Ladd, "Lowest Available ESR Conformally-Coated Multiple-Anode Tantalum Capacitor" CARTS USA 2000 California pp 228-233 "现有的最低 ESR - 统一涂层的复合电极钽电容器"